

引用格式: 罗将, 何环环, 王锋, 等. 8~14 GHz SiGe BiCMOS 宽带功率放大器[J]. 微电子学与计算机, 2021, 38(2): 72-76.  
[LUO J, HE H H, WANG F, et al. An 8~14 GHz wideband power amplifier in SiGe BiCMOS[J]. Microelectronics & Computer, 2021, 38(2): 72-76.]

## 8~14 GHz SiGe BiCMOS 宽带功率放大器

罗 将<sup>1</sup>, 何环环<sup>1</sup>, 王 锋<sup>1</sup>, 周中杰<sup>1</sup>, 童 伟<sup>1</sup>, 李健康<sup>1</sup>, 苏国东<sup>2</sup>

(1 南京电子器件研究所, 江苏 南京 210016;

2 杭州电子科技大学 射频电路与系统教育部重点实验室, 浙江 杭州 310018)

**摘 要:** 基于 0.18  $\mu\text{m}$  SiGe BiCMOS 工艺, 实现了一个 8~14 GHz 的宽带功率放大器芯片. 通过采用增益分布技术有效地拓展了放大器的工作带宽而又不会显著恶化增益; 利用基于变压器的功率合成技术, 显著地提高了放大器的输出功率. 测试结果表明, 放大器获得了 27 dB 的峰值增益, 6 GHz 的 3dB 带宽, 其中带宽比为 54.5%. 在 3dB 范围内, 放大器获得了 17.5~20.5 dBm 的饱和输出功率, 以及 12~18% 的附加效率. 包含压焊盘在内的芯片约为 1.0 mm<sup>2</sup>.

**关键词:** BiCMOS; 宽带放大器; 带宽拓展; 增益分布

**中图分类号:** TN433

**文献标识码:** A

**文章编号:** 1000-7180(2021)02-0072-05

## An 8~14 GHz wideband power amplifier in SiGe BiCMOS

UO Jiang<sup>1</sup>, HE Huan-huan<sup>1</sup>, WANG Feng<sup>1</sup>, ZHOU Zhong-jie<sup>1</sup>,  
TONG Wei<sup>1</sup>, LI Jian-kang<sup>1</sup>, SU Guo-dong<sup>2</sup>

(1 Nanjing Electronic Devices Institute, Nanjing 210016, Jiangsu, China; 2 Key Laboratory of RF Circuits and Systems, Ministry of Education, Hangzhou Dianzi University, Hangzhou 310018, Zhejiang, China)

**Abstract:** An 8-16 GHz wideband power amplifier was implemented based on the 0.18  $\mu\text{m}$  SiGe BiCMOS process. By using the peak-gain distribution technique, the bandwidth of the amplifier is expanded effectively without significantly deteriorating the available gain. The high output power is achieved by combining the output power of two PA cells using a transformer. The measured results show that the amplifier features a peak gain of 27 dB, and a 3-dB bandwidth of 6 GHz with a bandwidth ratio 54.5%. At the 3-dB bandwidth frequency ranges, the amplifier achieves a saturation output power from 17.5~20.5 dBm, while the power added efficiency is 12~18%. The whole chip including all testing pads is 1.0 mm<sup>2</sup>.

**Key words:** BiCMOS; broadband amplifiers; bandwidth extension; gain distribution

### 1 引言

随着通信技术的飞速发展, 现代通信系统越来越追求高速率、大容量和低成本. 然而, 足够宽的系统带宽是获得大容量高速率通信的关键. 作为无线通信系统的关键电路模块, 放大器必须提供足够宽

的工作频带以满足系统需求. 所以, 宽带放大器在现代高速无线通信系统中是迫切需要的. 功率放大器位于发射机前端电路的末级, 在提供宽工作频带的同时还需要输出足够大的功率用来克服信号的路径损耗. 在过去, 高性能的功率放大器主要通过 III-V 族化合物工艺实现. 随着硅工艺的快速的发展, 基于

SiGe 异质结晶体管技术的器件具有良好的频率及噪声特性,表现出优异的微波性能,同时兼具低功耗、低成本和高集成度的优势。所以,采用 SiGe BiCMOS 工艺实现高性能的功率放大器已经得到了成功的验证<sup>[1-3], [4-7]</sup>。

分布式架构和多级级联架构是两种常见的宽带放大器的拓扑结构。然而,分布式架构具有电路结构复杂,功耗高和芯片尺寸大的缺点。而对于多级级联拓扑结构,由此产生的多级级间匹配主导了放大器的整体增益和带宽性能。为此,本文基于国产的 0.18  $\mu\text{m}$  SiGe BiCMOS 工艺,采用级间增益分布技术拓展放大器的工作带宽,利用变压器功率合成技术提升放大器的输出功率,实现了一个 8~16 GHz,饱和输出功率为 20 dBm 的宽带功率放大器。

## 2 电路设计

### 2.1 电路架构设计

如图 1 所示,为本文所提出的宽带功率放大器的电路原理图,主要由单元电路(Cell1 & Cell2)和变压器(TF1 & TF2)构成。由于硅基工艺的低击穿电压特性使得有源器件的输出电压摆幅受到限制,在这里对单元电路采用了晶体管堆叠技术用于提高其输出电压摆幅,从而改善放大器的增益和输出功率。为了进一步提高输出功率,采用基于变压器的功率合成技术对单元电路 Cell2 进行两路功率合成。变压器 TF1 的次级中心抽头和变压器 TF2 的初级中心抽头分别用于给单元电路 Cell2 提供偏置电压( $V_b$ )和电源电压( $V_{dd}$ )。增益分布技术被分别运用于放大器的第一级和第二级,用于获得一个具有平坦增益特性的宽频带工作范围。在这里,第一级作为驱动级侧重于增益,电感  $L_2$  和变压器 TF1 的初级线圈共同作为单元电路 Cell1 的负载参与阻抗匹配,其中电感  $L_2$  还兼顾补偿晶体管  $T_3$  集电极在高频下对地的寄生电容<sup>[6]</sup>。第二级作为功率级,变压器 TF2 的初级线圈直接参与功率匹配,选择合适的变压器尺寸可以获得较好的功率输出,不需要增加额外的无源器件。

### 2.2 增益分布技术

一般而言单级放大器的带宽是窄带的,想要获得更宽的带宽通常需要运用复杂的匹配网络。而在多级级联放大器设计中,为了获拓展带宽,通常会使用复杂的匹配网络,且匹配过程繁琐,需要对无源网络进行多次迭代,另外复杂的匹配网络也会引入额外的损耗,恶化放大器增益。为此,本文提出了如图

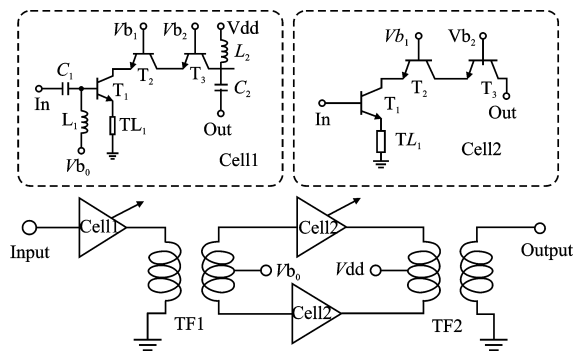


图1 所提出的宽带功率放大器的电路原理图

2 所示的增益分布技术,基本原理就是,在多级放大器中通过匹配网络使单级放大器的最大增益极值点有序地分布在不同的频率点,然后通过级间匹配对前后级进行级联实现对各级频点叠加,从而达到拓展宽带的目的。其中,第  $n$  ( $n = 1, 2, 3, \dots$ ) 级的增益极值频点可以通过公式(1)估算,

$$F_n = \frac{1}{2\pi \sqrt{L_n C_n}} \quad (1)$$

式中,  $L_n$  第  $n$  级电路的等效输出电感;  $C_n$  为等效输出电容。

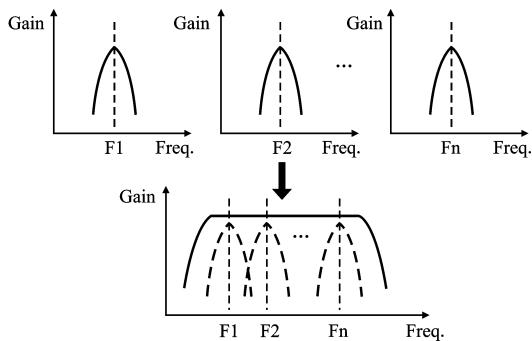


图2 增益分布技术示意图

通过分析可知,本设计中第一级放大器的峰值点同时受到电感  $L_2$  和变压器 TF1 初级线圈电感  $L_{p1}$  的影响,但是更依赖于  $L_2$ 。随着的  $L_2$  增大,其峰值增益点显著的往低频移动。而第二级放大器的峰值增益点主要受变压器 TF2 初级线圈电感的  $L_{p2}$  影响。另外,初级线圈电感容易受到变压器自身的耦合系数和品质因子的影响,因此,在设计变压器时需要仔细考虑。在充分考虑放大器的增益和输出功率情况下,尽可能的拓展带宽,在设计中将第一级放大器的最大增益点谐振在 7 GHz 附近,第二级放大器的最大增益点谐振在 13 GHz 附近,如图 3 所示为通过 Cadence Spectre 仿真得到的功率放大器的各级和整体的增益频率响应曲线。从图中看到,通过采用增

益分布技术,放大器的带宽得到了显著拓展.

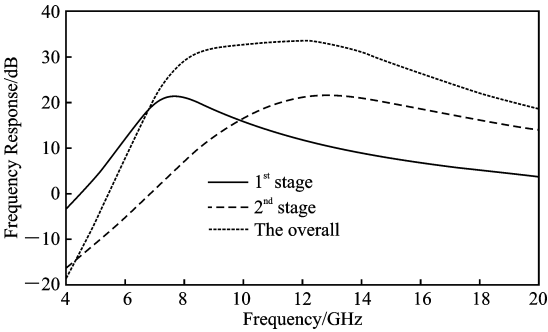


图3 该功率放大器各级和整体的增益频率响应曲线

2.3 变压器设计

变压器在电路设计中具有众多的优势,可以实现单端信号与差分信号的相互转换,级间阻抗匹配,直流隔离,功率合成等功能.根据公式(2),可以方便地估算变压器的尺寸,

$$f_o = \frac{R}{2\pi L_p \sqrt{1-k^2}} \tag{2}$$

式中,  $f_o$  是变压器的工作频率;  $L_p$  是变压器原线圈的自感;  $k$  是变压器的耦合系数;  $R$  为负载电阻和连接负载电阻的线圈电阻之和.通过调节变压器的线宽和内径可以使得变压器工作在所需要的工作频率.如图4所示,为一含中心抽头的六端口变压器三维结构模型及简化的等效电路.为减小损耗,采用最顶层金属 M6 和次顶层金属 M5 分别实现初级线圈和次级线圈,最底层金属 M1 作为地平面.为了进一步减小衬底损耗,采用了缺陷地结构<sup>[7]</sup>,即在地平面 M1 上,刻蚀出一个正八边形缺陷平面,缺陷地结构会显著扰乱周围电磁场的分布,使得表面电流聚集在缺陷地结构的边缘,增加表面电流的传播路径,导致线圈有效电感量增加和改善 Q 值.

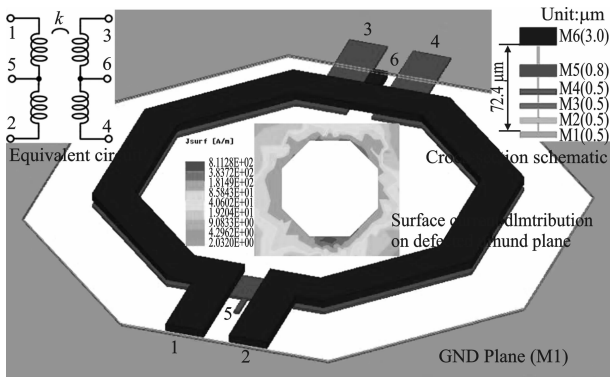
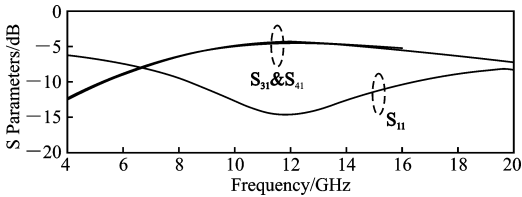


图4 变压器的三维结构示意图

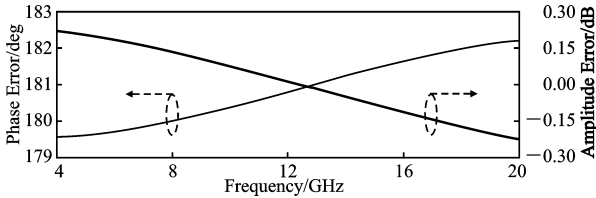
另外,因为其具有慢波特性和改善变压器性能的同时可以获得更小的物理尺寸.因此,通过改变缺

陷地的结构尺寸,可以达到改变线圈有效电感和 Q 值的目,从而为变压器的设计提供了额外的设计自由度.在本文电路中,变压器充当了巴伦的作用,具体应用时需要对端口相应的进行处理,以变压器 TF1 为例,需要将其端口 2 接地,端口 6 悬空,端口 5 通过一个电容接地,从而在端口 5 提供一个交流地,这样做目的主要是为了在改善输出端口 3 和 4 的幅度及相位平衡性的同时,还便于通过端口 5 给第二级放大器提供直流偏置.变压器 TF2 的端口处理类似,这里不再赘述.

通过三维全波电磁仿真,得到了如图5所示的仿真结果,从图中可以看到,在 9 GHz~16 GHz 的工作频率内,变压器巴伦的插入损耗大约在 4.5~5.5 dB 左右(含 3 dB 固有损耗),同时获得了良好的幅度和相位平衡特性,在整个仿真频段内,输出端口 3 和 4 的相位差为 179.5°~182.2°,最大相位失衡不大于 2.5°,而幅度差为 ±0.22 dB 左右.



(a) 传输损耗  $S_{31}$  &  $S_{41}$ , 以及回波损耗  $S_{11}$



(b) 幅度差和相位相位差特性曲线

图5 变压器的电磁仿真结果

3 测试结果与分析

采用 0.18  $\mu\text{m}$  SiGe BiCMOS 工艺,实现了一款 8~14GHz 宽带功率放大器芯片.该工艺是一种可以与 0.18  $\mu\text{m}$  CMOS 工艺相兼容的高性能射频工艺,其中有源器件异质结双极性晶体管的最高特征频率约 110 GHz.另外,该工艺的衬底高度、介电常数和电阻率分别为 725  $\mu\text{m}$ , 11.9 和 100  $\Omega \cdot \text{cm}$ .

如图6所示,为宽带放大器芯片的微缩照片,包括压焊盘在内的整个芯片面积约为 1.0  $\text{mm}^2$ .放大

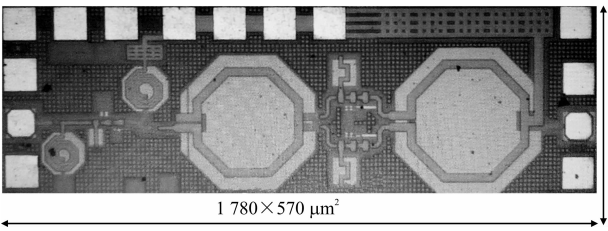


图 6 宽带放大器的显微照片

器芯片在 4 至 20 GHz 的频段范围内,采用片上测试方法完成对芯片的相关性能的测量.如图 7 所示,给出了所设计的宽带放大器的仿真和测试的小信号 S 参数结果,从图中可以看出,该放大器展现出比较平坦的宽带增益-频率响应( $|S_{21}|$ ),其在工作频率为 11.5 GHz 处获得了 27 dB 的峰值增益,测试的 3 dB 增益带宽从 8 GHz 至 14 GHz,达到了 6 GHz,带宽比为 54.5%. 整个测试频段内,测试的反向隔离度( $|S_{12}|$ )都大于 60 dB. 与仿真结果相比,测试的 3 dB 带宽变大了约 0.7 GHz,主要是因为 3 dB 带宽的低频拐角频率往低频偏移了,而测试的最大增益下降了约 2.2 dB. 这是因为芯片在制造过程中为了通过设计规则检查 DRC,由晶圆厂在有源和无源器件周围随机添加了很多的虚拟金属,不可避免的引入了寄生电容,这样会影响电路中电容和电感的实际大小与 Q 值,从而导致电路发生了频率偏移和增益恶化.

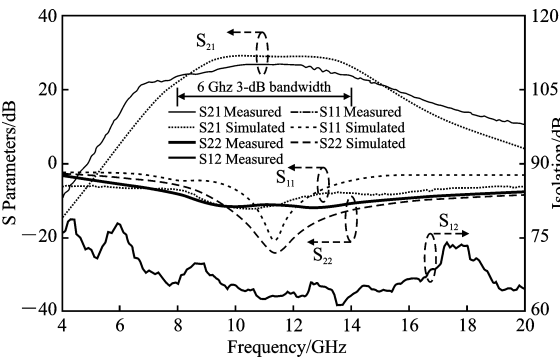


图 7 放大器仿真和测试的 S 参数

在放大器设计过程中,除了考虑增益、带宽、隔离度和功耗等基本性能指标以外,还必须考虑放大器在工作频段内是否为无条件稳定,避免放大器发生自激振荡.放大器的稳定性可以通过 Rollett 稳定因子  $K$  和  $\Delta$  表征,如果同时满足公式(3)和(4)的条件,说明放大器处于无条件稳定状态.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2 |S_{12}| \cdot |S_{21}|} > 1 \quad (3)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} < 1 \quad (4)$$

如图 8 所示为根据已测试的 S 参数,依据公式(2)和(3)计算得到的稳定因子  $K$  和  $\Delta$  的曲线,从图中可以看到,系数  $K$  的最小值约为 10,系数  $\Delta$  小于 1,这说明所设计的放大器在整个工作频段内是无条件稳定的,具有较强的鲁棒性.

放大器大信号特性被测试,在 4 至 20 GHz 的频率范围内,放大器芯片在 25 °C 的环境温度下进行输入功率扫描,如图 9 所示为当注入功率为 0 dBm 时,所对应的饱和输出功率和附加效率.从图中可以看到,在 3 dB 带宽内,饱和输出功率为 17.5~20.5 dBm,附加效率为 12~18%.

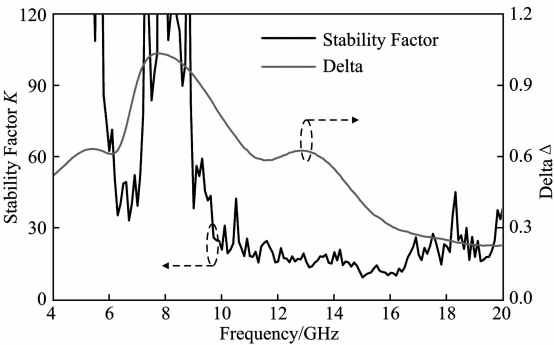


图 8 放大器的稳定性因子  $K$  和  $\Delta$  的测试结果

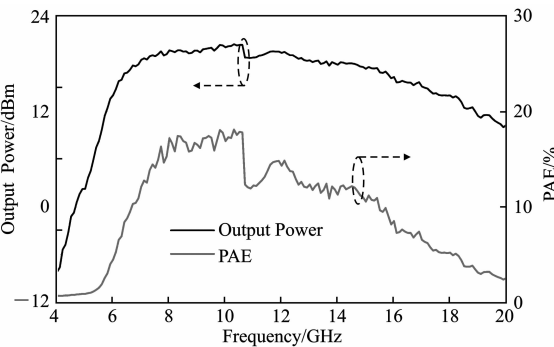


图 9 测试的饱和输出功率和效率

表 1 对本文所提出的功率放大器的相关性能进行了总结,并与前期已经报道的硅基功率放大器的性能进行了比较.从表 1 中可以看出,文献[5]获得了 29.5 dBm 的高输出功率,主要得益于其采用了五级堆栈结构和威尔森功率合成,但该电路结构相对复杂,需要设计额外的高频补偿网络,牺牲了较多的芯片面积.文献[6]采用分布式架构获得了优秀的带宽比,但其增益和输出功率受限.因此,本文所设计的功率放大器获得了良好的综合性能,具有较好输出功率、效率和带宽比,同时还获得了高增益.

表 1 性能总结及与前期报道的硅基功率放大器对比

| Ref.      | Tech.                   | $f_p^*$<br>(GHz) | Gain<br>(dB) | FBW<br>(%) | Past<br>(dBm) | Peak PAE<br>(%) | Area<br>(mm <sup>2</sup> ) |
|-----------|-------------------------|------------------|--------------|------------|---------------|-----------------|----------------------------|
| [4]       | 0.13 $\mu\text{m}$ CMOS | 17.2             | 14.5         | 22.3       | 17.1          | 9.3             | 0.9                        |
| [5]       | 0.13 $\mu\text{m}$ SiGe | 10               | 27.7         | 32.5       | 29.5          | 17.8            | 2.66                       |
| [6]       | 0.25 $\mu\text{m}$ SiGe | 7                | 9.5          | 142.8      | 16.2          | 9.6             | 1.16                       |
| This Work | 0.18 $\mu\text{m}$ SiGe | 11.5             | 27           | 54.5       | 20.5          | 18              | 1.0                        |

FBW=BW/ $f_c$ , where  $f_c$  is the center frequency of the 3-dB bandwidth;  
\* peak-gain frequency; <sup>‡</sup> estimated value from figures.

4 结束语

本文基于 0.18  $\mu\text{m}$  SiGe BiCMOS 工艺,实现了一款 8~14 GHz 的两级宽带功率放大器. 通过采用增益分布技术有效地拓展了放大器的工作带宽而又不会显著恶化增益;通过利用基于变压器的功率合成技术,显著地改善了放大器的输出功率. 测试结果表明,在 5V 电源电压下,放大器获得了 27dB 的峰值增益,6GHz 的 3dB 带宽,其中带宽比为 54.5%. 在 3dB 范围内,放大器获得了 17.5~20.5 dBm 的饱和输出功率,以及 12~18%的附加效率.

参考文献:

[1] ZIHIR S, DINC T, GURBUZ Y. Compact X-band SiGe power amplifier for single-chip phased array radar applications[J]. IET Microwaves, Antennas & Propagation, 2012, 6(8): 956-961. DOI: 10.1049/iet-map.2012.0014.

[2] CHEN J H, HELMI S R, MOHAMMADI S. A fully-integrated Ka-band stacked power amplifier in 45nm CMOS SOI technology[C]//Proceedings of the IEEE 13th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems. Austin: IEEE, 2013: 75-77. DOI: 10.1109/SiRF.2013.6489437.

[3] CHANG M, REBEIZ G M. A 26 to 40GHz wideband SiGe balanced power amplifier IC[C]//Proceedings of 2007 IEEE Radio Frequency Integrated Circuits (RF-IC) Symposium. Honolulu: IEEE, 2007: 729-732. DOI: 10.1109/RFIC.2007.380986.

[4] VASYLYEV A V, WEGER P, BAKALSKI W, et al. 17-GHz 50-60 mW power amplifiers in 0.13- $\mu\text{m}$  standard CMOS[J]. IEEE Microwave and Wireless Components Letters, 2006, 16(1): 37-39. DOI: 10.1109/LMWC.2005.861347.

[5] LIU C, LI Q, LI Y H, et al. An 890 mW stacked power amplifier using SiGe HBTs for X-band multi-functional chips[C]//Proceedings of the ESSCIRC Conference 2015 - 41st European Solid-State Circuits Conference. Graz: IEEE, 2015: 68-71. DOI: 10.1109/ESSCIRC.2015.7313830.

[6] SEWIOLO B, WEIGEL R. A novel 2-12GHz 14dBm high efficiency power distributed amplifier for ultra-wideband-applications using a low-cost SiGe BiCMOS Technology[C]//Proceedings of 2008 IEEE MTT-S International Microwave Symposium Digest. Atlanta: IEEE, 2008: 1123-1126. DOI: 10.1109/MWSYM.2008.4633254.

[7] AHN D, PARK J S, KIM C S, et al. A design of the low-pass filter using the novel microstrip defected ground structure[J]. IEEE Transactions on Microwave Theory and Techniques, 2001, 49(1): 86-93. DOI: 10.1109/22.899965.

作者简介:

罗 将 男,(1990-),博士,工程师.研究方向为硅基集成电路与系统设计.

何环环 女,(1990-),硕士,工程师.研究方向为硅基微波集成电路设计.

王 锋 男,(1993-),硕士,工程师.研究方向为硅基集成模拟集成电路设计.

周中杰 男,(1992-),硕士,工程师.研究方向为硅基数字集成电路设计.

童 伟 男,(1988-),硕士,工程师.研究方向为硅基模拟集成电路设计.

李健康 男,(1985-),博士,高级工程师.研究方向为硅基微波、毫米波集成电路与系统设计.

苏国东(通讯作者) 男,(1984-),博士.研究方向为硅基射频、微波、毫米波集成电路与系统设计.  
Email:guodong@hdu.edu.cn